



日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   1 月 2 2 日  
Date of Application:

出 願 番 号            特 願 2 0 0 3 - 0 1 3 4 9 1  
Application Number:  
[ST. 10/C] :            [ J P 2 0 0 3 - 0 1 3 4 9 1 ]

出   願   人            株式会社デンソー  
Applicant(s):

特許庁長官  
Commissioner,  
Japan Patent Office

2 0 0 3 年   9 月   1 日  
今 井 康 夫





【書類名】 特許願

【整理番号】 N020816

【提出日】 平成15年 1月22日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 13/00

【発明者】

    【住所又は居所】 愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内

    【氏名】 子安 貴久

【特許出願人】

    【識別番号】 000004260

    【氏名又は名称】 株式会社デンソー

【代理人】

    【識別番号】 100071135

    【住所又は居所】 名古屋市中区栄四丁目 6 番 1 5 号 名古屋あおば生命ビル

    【弁理士】

    【氏名又は名称】 佐藤 強

    【電話番号】 052-251-2707

【選任した代理人】

    【識別番号】 100119769

    【弁理士】

    【氏名又は名称】 小川 清

【手数料の表示】

    【予納台帳番号】 008925


    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1



【包括委任状番号】 9200169

【包括委任状番号】 0217337

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 フィルタ回路および非同期式シリアル通信の受信装置

【特許請求の範囲】

【請求項 1】 2 値レベルを持つ入力信号に対するフィルタ回路において、  
制御端子同士が共通に接続された第 1 および第 2 のトランジスタからなり、前  
記入力信号のレベル変化に応じて前記共通制御端子の電位が変化するカレントミ  
ラー回路と、

前記第 1 のトランジスタに接続された第 1 の定電流回路と、

フィルタ用コンデンサと、

このフィルタ用コンデンサと直列に接続され前記第 2 のトランジスタに流れる  
定電流の  $1/N$  ( $N > 1$ ) の定電流を出力する第 2 の定電流回路と、

この第 2 の定電流回路から定電流が流れ込む前記フィルタ用コンデンサの一端  
子と前記第 2 のトランジスタとの間に接続され所定のオフセット電圧を生成する  
オフセット電圧生成回路と、

前記フィルタ用コンデンサの端子間電圧に基づいて 2 値レベルを持つ出力信号  
を生成する 2 値化回路とを備えていることを特徴とするフィルタ回路。

【請求項 2】 前記オフセット電圧生成回路は、前記入力信号のレベル変化  
に応じた前記共通制御端子の電圧変化幅に等しいオフセット電圧を生成すること  
を特徴とする請求項 1 記載のフィルタ回路。

【請求項 3】 前記オフセット電圧生成回路は、前記第 1 のトランジスタと  
同種のトランジスタから構成され、そのベースとコレクタあるいはゲートとドレ  
インとが接続された形態を備えていることを特徴とする請求項 2 記載のフィルタ  
回路。

【請求項 4】 前記 2 値化回路は、前記フィルタ用コンデンサの他端子の電  
位を基準として前記フィルタ用コンデンサの一端子の電圧としきい値電圧とを比  
較する比較回路から構成されており、

前記フィルタ用コンデンサの電圧増加時に用いられる第 1 のしきい値電圧と、  
前記フィルタ用コンデンサの最大充電電圧と前記フィルタ用コンデンサの電圧減  
少時に用いられる第 2 のしきい値電圧との差電圧とが等しく設定されていること



を特徴とする請求項 1 ないし 3 の何れかに記載のフィルタ回路。

【請求項 5】 前記第 2 の定電流回路は、前記第 2 のトランジスタに流れる定電流の  $1/2$  の定電流を出力することを特徴とする請求項 4 記載のフィルタ回路。

【請求項 6】 通信線を通して送信されてくる非同期式シリアル通信データの信号波形を 2 値レベルからなる信号波形に整形する波形整形回路と、その波形整形された信号を入力信号とする請求項 5 記載のフィルタ回路と、このフィルタ回路から出力された信号を入力する受信レジスタとを備えていることを特徴とする非同期式シリアル通信の受信装置。

【請求項 7】 L I N (Local Interconnect Network) に基づく車両用ネットワークにおいて用いられることを特徴とする請求項 6 記載の非同期式シリアル通信の受信装置。

#### 【発明の詳細な説明】

##### 【0 0 0 1】

#### 【発明の属する技術分野】

本発明は、2 値レベルを持つ入力信号に対するフィルタ回路および当該フィルタ回路を用いた非同期式シリアル通信の受信装置に関する。

##### 【0 0 0 2】

#### 【従来の技術】

特許文献 1 の図 1 には、2 つの定電流回路とコンデンサとを備え、コンデンサと直列に接続された定電流回路によりコンデンサを充電し、コンデンサと並列に接続された定電流回路によりコンデンサを放電する構成を備えた充放電回路が示されている。

##### 【0 0 0 3】

#### 【特許文献 1】

特開 2 0 0 2 - 1 5 2 0 1 5 号公報 (図 1)

##### 【0 0 0 4】

#### 【発明が解決しようとする課題】

特許文献 1 では台形波電圧を生成するために充放電回路を用いているが、コン

デンサと放電用の定電流回路との間のスイッチ回路を入力信号に応じてオンオフ制御することにより、2 値レベルを持つ入力信号に対するフィルタ回路として用いることができる。このような構成を持つフィルタ回路の一例を図 5 に示す。このフィルタ回路 1 は、例えば非同期式シリアル通信の受信信号に混在するノイズを除去するために用いられるものである。トランジスタ T 1 と T 2 はカレントミラー回路 2 を構成しており、その入力側のトランジスタ T 1、T 2 にはそれぞれ定電流回路 3、4 が接続されている。

#### 【0 0 0 5】

トランジスタ T 1 には上述のスイッチ回路として動作するトランジスタ T 3 が並列に接続されており、そのトランジスタ T 3 は、受信信号レベルに対応した入力電圧  $V_{in}$  によりオンオフするようになっている。また、トランジスタ T 2 にはコンデンサ C 1 が並列に接続されている。また、2 値化回路 5 は、このコンデンサ C 1 の端子間電圧  $V_c$  を入力して 2 値信号である出力電圧  $V_o$  を出力するようになっている。定電流回路 3 の出力電流  $I_1$  は、定電流回路 4 の出力電流  $I_2$  の 2 倍の電流値に設定されている。

#### 【0 0 0 6】

図 6 は、このフィルタ回路 1 の波形を示している。波形は、上から順に (a) 入力電圧  $V_{in}$ 、(b) コンデンサ C 1 の端子間電圧  $V_c$ 、(c) 2 値化回路 5 の出力電圧  $V_o$  を表している。ここで、電圧  $V_c$  に着目すると、入力電圧  $V_{in}$  が L レベルから H レベルに変化した時に、電圧  $V_c$  は一旦負の電圧 ( $-V_F$  :  $V_F$  はベース・エミッタ間電圧) となりその後増加に転じている。これは、トランジスタ T 2 のベース・コレクタ間容量  $C_{bc}$  (図 5 において破線で示す) によりベースとコレクタとが結合され、ベース電位の変化がそのままコレクタ電位の変化となって現れるためである。

#### 【0 0 0 7】

このため、入力電圧  $V_{in}$  が L レベルから H レベルに変化してから電圧  $V_c$  が 2 値化回路 5 の立ち上がり時のしきい値電圧  $V_{TH}$  (3 V) に達するまでの時間  $t_a$  と、入力電圧  $V_{in}$  が H レベルから L レベルに変化してから電圧  $V_c$  が 5 V から 2 値化回路 5 の立ち下がり時のしきい値電圧  $V_{TL}$  (2 V) に達するまでの時間  $t_b$

とが異なってしまふ。その結果、出力電圧  $V_o$  は、入力電圧  $V_{in}$  に対して単に遅れるのみならず波形が異なったものとなり、2 値化回路 5 の後段に設けられる受信レジスタにおいてデータエラーが発生する虞が生じる。

#### 【0008】

この例は、立ち上がり時間と立ち下がり時間とが等しくなるように制御する場合であったが、さらに一般化すれば、フィルタ回路が持つ入出力信号間の立ち上がり、立ち下りの時間ずれ特性が精度良く確定されることが必要となる。

#### 【0009】

本発明は上記事情に鑑みてなされたもので、その目的は、2 値レベルを持つ入力信号に対し、入出力信号間の立ち上がり、立ち下りの時間ずれをそれぞれ精度良く確定でき、その状態でノイズを除去することができるフィルタ回路、および当該フィルタ回路を用いた非同期式シリアル通信の受信装置を提供することにある。

#### 【0010】

##### 【課題を解決するための手段】

請求項 1 に記載した手段によれば、カレントミラー回路を構成する第 1 および第 2 のトランジスタの制御端子は、2 値レベルを持つ入力信号のレベル変化に応じて急峻に変化し、それに伴って第 1、第 2 のトランジスタがオンまたはオフする。共通制御端子に制限が加えられず第 1、第 2 のトランジスタがオンしている場合、第 2 のトランジスタは、フィルタ用コンデンサと直列に接続された第 2 の定電流回路の 2 倍の電流を流す能力を持つ。フィルタ用コンデンサは、第 2 のトランジスタの流す電流と第 2 の定電流回路の出力電流との差分の電流により放電される。この放電により、フィルタ用コンデンサの端子間電圧は、0 V ではなくオフセット電圧生成回路が生成するオフセット電圧まで低下する。

#### 【0011】

その後、入力信号のレベル変化に応じて共通制御端子（例えばベース）の電圧が低下すると、第 2 のトランジスタのベース・コレクタ間容量による結合によってコレクタ電位が引き下げられ、さらにオフセット電圧生成回路を介してフィルタ用コンデンサの端子間電圧も引き下げられる。しかし、フィルタ用コンデンサ

の端子間電圧は、上記容量結合による電位低下を見越して放電状態においてオフセット電圧だけかさ上げされているため、そのオフセット電圧から一旦 0 V 付近にまで低下することになる。共通制御端子の電圧低下により第 1、第 2 のトランジスタはオフしているため、フィルタ用コンデンサは 0 V 付近の電圧から第 2 の定電流回路の出力電流によって充電される。

#### 【0012】

その結果、フィルタ用コンデンサが放電から充電に転じた後その端子間電圧が所定電圧まで上昇するのに要する時間には、上記コレクタ・ベース間容量が存在することによる誤差は殆ど含まれなくなる。従って、第 2 のトランジスタに流れる電流と第 2 の定電流回路の出力電流との比 (N) およびフィルタ用コンデンサの端子間電圧に対するしきい値を適当に設定することにより、立ち上がり時間および立ち下がり時間、すなわち入力信号の立ち上がりと出力信号の立ち上がりとの時間差および入力信号の立ち下がりと出力信号の立ち下がりとの時間差を所望する値に精度良く確定することができ、その状態でノイズを除去することができる。なお、この作用、効果はトランジスタとして FET を用いた場合でも同様となる。

#### 【0013】

請求項 2 に記載した手段によれば、オフセット電圧は、入力信号のレベル変化に応じた共通制御端子の電圧変化幅に等しく設定されている。上記制御端子の電圧低下に伴うフィルタ用コンデンサの端子間電圧の低下量は、フィルタ用コンデンサの容量値が小さくなるほど大きくなり、最終的には上記制御端子の電圧低下量に等しくなる。従って、本手段によれば、例えば IC のチップ面積の制約上フィルタ用コンデンサの容量値を大きくできないような場合に、入力信号のレベル変化タイミングのずれを極力小さくすることができる。

#### 【0014】

請求項 3 に記載した手段によれば、オフセット電圧生成回路は、第 1 のトランジスタと同種のトランジスタから構成され、そのベースとコレクタ (FET の場合にはゲートとドレイン) とが接続された形態を備えている。このため、入力信号のレベル変化に応じた第 1 のトランジスタのベース・エミッタ間電圧 (FET



の場合にはゲート・ソース間電圧) の変化幅と、オフセット電圧生成回路が生成するオフセット電圧とが等しくなる。

#### 【0 0 1 5】

請求項 4 に記載した手段によれば、2 値化回路である比較回路は、充電時にあつてはフィルタ用コンデンサの一端子の電圧と第 1 のしきい値電圧とを比較し、放電時にあつてはフィルタ用コンデンサの一端子の電圧と第 2 のしきい値電圧とを比較する。充電時には、上述したようにフィルタ用コンデンサの一端子の電圧は一旦 0 V 付近まで低下した後に上昇するため、入力信号のレベル変化時点からフィルタ用コンデンサの一端子の電圧が第 1 のしきい値電圧に達するまでの時間と、入力信号のレベル変化時点からフィルタ用コンデンサの一端子の電圧が最大充電電圧から第 2 のしきい値電圧に達するまでの時間とを、第 2 のトランジスタに流れる電流と第 2 の定電流回路の出力電流との比 (N) に応じた値に精度良く確定することができる。

#### 【0 0 1 6】

請求項 5 に記載した手段によれば、第 2 の定電流回路は、第 2 のトランジスタに流れる定電流の  $1/2$  の定電流を出力するので、入出力間における立ち上がりエッジの遅れ時間と立ち下がりエッジの遅れ時間とは等しくなり、入力信号のレベル変化タイミングに殆どずれを生じさせることなくノイズを除去することができる。

#### 【0 0 1 7】

請求項 6 に記載した手段によれば、上述のフィルタ回路は、波形整形回路から出力された 2 値レベルを持つ信号波形からノイズを除去する。フィルタ回路は、信号を入力してから出力するまでに時間遅れは生じるが、信号のレベル変化タイミングはずれないので、受信レジスタへの入力に際しデータエラーの発生を防止することができる。

#### 【0 0 1 8】

請求項 7 に記載した手段によれば、上記受信装置を L I N (Local Interconnect Network) に基づく車両用ネットワークにおいて用いることにより、通信エラーを低減でき、安定した高品質の通信を実現できる。

## 【0019】

## 【発明の実施の形態】

以下、本発明を車両用ネットワークの受信装置に適用した一実施形態について図1ないし図4を参照しながら説明する。

図3は、トランシーバICのブロック構成図である。このトランシーバIC11は、車両（自動車）のドア、ミラー、ルーフ、シート、ワイパ、メータ、空調などボディ系の制御を行うためのECU(Electronic Control Unit)の内部に具備された基板上に搭載されるものである。図示しないが、この基板にはCPUを内蔵する制御用ICが搭載されている。ECUに搭載された当該トランシーバIC11は、他のECUに搭載されたトランシーバIC、車両内に設けられた通信線（後述するLINバス）とともに車両用ネットワークを構築している。

## 【0020】

車両の制御系において高速通信（～1Mbps）を必要とする部分では、通信プロトコルとしてCAN(Contoller Area Network)が用いられているが、高速通信を必要としないボディ系部分ではLIN(Local Interconnect Network)が標準となりつつある。LINは、USRT/SCIをベースにしており、低コストでシステムを構築できるという利点がある。ISO9141を拡張したシングルワイヤ方式、最大通信速度は20kbps、スルーレートは1～3V/μsで、シングルマスタのマスター・スレーブ方式である。

## 【0021】

さて、図3に示すように、トランシーバIC11は8つの端子12～19を備えており、このうち端子12からバッテリー電圧VBを入力し、定電圧回路20において5Vの電源電圧を生成するようになっている。トランシーバIC11内の各機能ブロックは、定電圧回路20から電源電圧の供給を受けて動作するようになっている。また、バッテリー電圧VBが所定電圧（例えば6V）以下に低下したことを検出して電源を遮断する低電圧遮断回路21を備えている。

## 【0022】

台形波生成回路22は、端子13にイネーブル信号ENが与えられていることを条件として動作し、上記制御用ICから端子14に送られた送信データTXD

に基づいて上述のスルーレートを持つ台形波信号を生成するようになっている。  
台形波信号とするのは、ラジオノイズを低減するためである。台形波信号の生成にはコンデンサ C11 の充放電が用いられる。

#### 【0023】

ドライバ回路 23 は、台形波信号を端子 16 に繋がる LIN バスに出力するもので、最大で 15 のトランシーバ IC が接続された状態であっても LIN バスを十分に駆動するだけの電流駆動能力を有している。このドライバ回路 23 には、過熱保護・過電流制限回路 24 が付加されている。一方、レシーバ回路 25（受信装置に相当）は、LIN バスを通して送信されてきた非同期式シリアル通信データを受信し、その受信データ RXD を端子 17 を介して制御用 IC に出力するようになっている。

#### 【0024】

以上の基本機能に加え、トランシーバ IC 11 は、通常動作モードと低消費電力動作モード（スリープモード）との切り替えが可能となっている。ウェイクアップ回路 26 は、スリープモードにおいて外部スイッチなどから端子 18 に所定の信号が入力されるとタイマ回路 27 を起動し、タイマ回路 27 がその信号入力状態で一定時間を計時するとスリープモードから通常動作モードに移行するようになっている。この時、ウェイクアップ信号出力回路 28 は、端子 19 を介して制御用 IC に対しウェイクアップ信号 WKUP を出力するようになっている。同様に、ウェイクアップ回路 29 は、スリープモードにおいて LIN バスのレベルが L レベルになるとタイマ回路 27 を起動し、ウェイクアップおよびウェイクアップ信号 WKUP の出力を行うようになっている。

#### 【0025】

図 2 は、レシーバ回路 25 の概略的なブロック構成を示している。ヒステリシス付きのコンパレータ 30（波形整形回路に相当）は、LIN バスを通して送られてくる台形波形の信号波形を整形して 2 値化し、それをフィルタ回路 31 を介して受信レジスタ 32 に出力するようになっている。

#### 【0026】

図 1 は、フィルタ回路 31 の電氣的構成を示している。このフィルタ回路 31

は、定電流回路 35、充放電回路 36、基準電圧生成回路 37 および比較回路 38 から構成されており、上記定電圧回路 20 から電源線 33、34 を通して 5V の電源電圧が与えられるようになっている。以下、各回路について具体的に説明する。

#### 【0027】

定電流回路 35 は、本発明でいう第 1、第 2 の定電流回路に相当するものである。すなわち、電源線 33 と 34 との間には分圧用の抵抗 R11 と R12 とが直列に接続されており、その分圧点はコレクタ接地された PNP 形トランジスタ T11 のベースに接続されている。トランジスタ T11 のエミッタは、抵抗 R13 を介して電源線 33 に接続されるとともに、NPN 形トランジスタ T12 のベースに接続されている。

#### 【0028】

トランジスタ T12 のエミッタは抵抗 R14 を介して電源線 34 に接続されており、コレクタは PNP 形トランジスタ T13 のコレクタ・エミッタ間を介して電源線 33 に接続されている。このトランジスタ T13 と PNP 形トランジスタ T14 とはカレントミラー回路を構成しており、その共通ベース線 39 と電源線 33、34 との間には、それぞれ抵抗 R15、抵抗 R16 と PNP 形トランジスタ T16 との直列回路が接続されている。

#### 【0029】

ここで、トランジスタ T14 は第 1 と第 2 の 2 つのコレクタを持つマルチコレクタタイプである。トランジスタ T13 のコレクタ電流  $I_c(T13)$ 、トランジスタ T14 の第 1 のコレクタ電流  $I_1$ （第 1 の定電流回路の出力電流）、トランジスタ T14 の第 2 のコレクタ電流  $I_2$ （第 2 の定電流回路の出力電流）は、4 : 1 : 1 の電流比に設定されている。この定電流回路 35 の抵抗 R11、R12、R14 等には  $C r S i$  などの温度係数の小さいものが用いられており、電流  $I_1$ 、 $I_2$  の温度係数は非常に小さくなっている。

#### 【0030】

充放電回路 36 は、受信信号  $R X_{in}$  に応じてコンデンサ C12（フィルタ用コンデンサに相当）を充放電する回路であり、本願発明に係る特徴部分である。エ

ミッタ接地されたNPN形トランジスタT17とT18（第1と第2のトランジスタに相当）は、カレントミラー回路40を構成している。トランジスタT17のコレクタはベースと接続されており、さらに上記トランジスタT14の第1のコレクタと接続されている。一方、トランジスタT18のコレクタは、ベースとコレクタとが接続されたNPN形トランジスタT19（オフセット電圧生成回路に相当）のエミッタ・コレクタ間を介して上記トランジスタT14の第2のコレクタと接続されている。

#### 【0031】

ここで、トランジスタT17とT18のコレクタ電流比は1：2に設定されており、結局トランジスタT18が吸い込むコレクタ電流 $I_{1'}$ とトランジスタT14が流し出す第2のコレクタ電流 $I_2$ とは2：1の電流比となっている（ $N=2$ ）。また、トランジスタT17、T18、T19は同一特性を有しており、電流が流れている状態においてベース・エミッタ間電圧が等しくなる。

#### 【0032】

トランジスタT17にはNチャネル型MOSトランジスタT20が並列接続されており、そのトランジスタT20のゲートにはコンパレータ30から出力された受信信号RXinが与えられるようになっている。また、トランジスタT19のコレクタ（ノードNa）と電源線34との間にはコンデンサC12が接続されている。

#### 【0033】

基準電圧生成回路37は、コンデンサC12の充電中に比較回路38が用いる第1の基準電圧 $V_{TH}$ （第1のしきい値電圧に相当）と、コンデンサC12の放電中に比較回路38が用いる第2の基準電圧 $V_{TL}$ （第2のしきい値電圧に相当）とを生成する回路である。電源線33と34との間には、抵抗R17、R18、R19が直列に接続されている。これらの抵抗値R17、R18、R19は、2：1：2に設定されており、抵抗R17とR18との共通接続点（ノードNb）から出力される第1の基準電圧 $V_{TH}$ は3V、抵抗R18とR19との共通接続点（ノードNc）から出力される第2の基準電圧 $V_{TL}$ は2Vとなっている。

#### 【0034】

比較回路 38 は、コンデンサ C12 の充電中においてコンデンサ C12 の端子間電圧  $V_c$  と基準電圧  $V_{TH}$  とを比較し、コンデンサ C12 の放電中においてコンデンサ C12 の端子間電圧  $V_c$  と基準電圧  $V_{TL}$  とを比較して受信信号  $RX_{out}$  を出力する回路である。その主体となるコンパレータ 41 は、電源線 33、34 から 5V の電源電圧の供給を受けるとともに、共通ベース線 39 からバイアス電圧を受けて比較動作を行うようになっている。

#### 【0035】

コンパレータ 41 の反転入力端子は、コンデンサ C12 の一端子（ノード N a）に接続されており、非反転入力端子は、アナログスイッチ 42、43 を介してそれぞれ上記ノード N b、N c に接続されている。コンパレータ 41 の出力端子は、抵抗 R20 によりプルアップされるとともにヒステリシス付きのバッファ回路 44、インバータ 45、46 を通して受信信号  $RX_{out}$  を出力するようになっている。

#### 【0036】

バッファ回路 44 の出力端子およびインバータ 45 の出力端子は、アナログスイッチ 42、43 のオンオフコントロール端子に接続されている。コンパレータ 41 が H レベル（5V）の場合にはアナログスイッチ 42 がオン、アナログスイッチ 43 がオフとなり、コンパレータ 41 が L レベル（0V）の場合にはアナログスイッチ 42 がオフ、アナログスイッチ 43 がオンとなる。

なお、基準電圧生成回路 37 と比較回路 38 は、一体として本発明における 2 値化回路に相当する。

#### 【0037】

次に、本実施形態の作用について図 4 も参照しながら説明する。

トランシーバ IC11 がスリープモードにある場合、定電圧回路 20 から台形波生成回路 22、ドライバ回路 23 およびレシーバ回路 25 への電圧供給が停止するため、トランシーバ IC11 はデータの送受信をすることができない。

#### 【0038】

そこで、以下においてはトランシーバ IC11 が通常動作モードにある場合について説明する。LIN では、ラジオノイズを低減するために LIN バスでの信

号は所定のスルーレートを持つ台形波信号とされている。この台形波信号の受信しきい値は、Lレベル（ドミナント）が40%、Hレベル（レセッシブ）が60%である。レシーバ回路25のコンパレータ30は、これらの中間のしきい値を設定することにより、2値レベルを持つ方形波の受信信号RXinを得る。

#### 【0039】

フィルタ回路31は、この受信信号RXinに含まれるノイズを除去するもので、図4はその動作波形を示している。波形は、上から順に（a）フィルタ回路31に入力される受信信号RXin、（b）コンデンサC12の端子間電圧Vc、（c）フィルタ回路31から出力される受信信号RXoutを表している。初めに受信信号RXinの立ち下がり時の動作を説明し、続いて立ち上がり時の動作を説明する。

#### 【0040】

受信信号RXinがHレベルからLレベルになると（時刻t3）、トランジスタT20はオフとなり、カレントミラー回路40を構成するトランジスタT17、T18はオンする。この場合、トランジスタT14からノードNaに電流I2が流れ、ノードNaからトランジスタT19、T18を介して電流I1'（=2・I2）が流れる。その結果、コンデンサC12は、I2（=I1'／2）の大きさの定電流で放電され、コンデンサC12の端子間電圧Vc（以下、単に電圧Vcと称す）は、5Vから一定の割合で減少する。

#### 【0041】

この時、アナログスイッチ42がオフ、アナログスイッチ43がオンしているため、コンパレータ41は電圧Vcと基準電圧VTL（=2V）とを比較する。その結果、時刻t3から、電圧Vcが3V低下するのに要する時間tbだけ経過した時刻t4においてコンパレータ41から出力される受信信号RXoutがHレベルからLレベルに反転する。

#### 【0042】

この反転後も電圧Vcは低下するが、コンデンサC12の放電経路にダイオード接続されたトランジスタT19が存在するため、電圧Vcは0VではなくトランジスタT19のベース・エミッタ間電圧VFまで低下する。

## 【0043】

一方、受信信号 R X in が L レベルから H レベルになると（時刻  $t_1$ ）、トランジスタ T 20 がオンとなり、トランジスタ T 17 と T 18 のベース電位がステップ的に V F から 0 V に低下する。トランジスタ T 18 のベースとコレクタはベース・コレクタ間容量 C bc により結合されているため、ベース電位の急峻な低下に伴ってトランジスタ T 18 のコレクタ電位ひいてはコンデンサ C 12 の電圧 V c も低下する。本実施形態では、レイアウトサイズを極力低減する必要からコンデンサ C 12 の容量が小さく、ベース電位の低下量と電圧 V c の低下量とはほぼ等しくなる。

## 【0044】

しかしながら、受信信号 R X in が H レベルになる直前の電圧 V c は、上記電圧低下を見越して予め V F だけかさ上げしてあるため、受信信号 R X in が H レベルに変化した直後の電圧 V c はほぼ 0 V となる。トランジスタ T 17、T 18 はオフするため、コンデンサ C 12 は、 $I_2 (= I_{1'} / 2)$  の大きさの定電流で充電されることになる。従って、コンデンサ C 12 の電圧 V c は、0 V から一定の割合で増加する。

## 【0045】

この時、アナログスイッチ 42 がオン、アナログスイッチ 43 がオフしているため、コンパレータ 41 は電圧 V c と基準電圧 V TH (= 3 V) とを比較する。その結果、時刻  $t_1$  から、電圧 V c が 3 V 上昇するのに要する時間  $t_a$  だけ経過した時刻  $t_2$  においてコンパレータ 41 から出力される受信信号 R X out が L レベルから H レベルに反転する。

## 【0046】

すなわち、コンデンサ C 12 の充電電流と放電電流の絶対値は等しく、且つ、受信信号 R X out が反転するのに要するコンデンサ C 12 の電圧変化幅も等しいため、上記立ち上がり時のフィルタ時間  $t_a$  と立ち下がり時のフィルタ時間  $t_b$  とは等しくなる。その結果、フィルタ回路 31 に入力される受信信号 R X in と出力される受信信号 R X out とでは信号全体として時間的な遅れは生ずるが、受信データの各ビットに対応した時間幅は変化せず、信号変化タイミングを正確に保



持したままノイズを除去することが可能となる。

#### 【0047】

以上説明したように、本実施形態のトランシーバIC11のレシーバ回路25は、LINバスを介して送られてくる非同期式シリアル通信データの信号をフィルタ回路31を通して受信レジスタ32に送るので、通信信号に重畳したノイズを除去することができる。これにより、通信エラーのない安定した高品質の車両用ネットワークを実現できる。また、車両用ネットワークにはスルーレートを制御するLINを用いているので、ラジオノイズを低減できる。

#### 【0048】

フィルタ回路31は、通常動作モードにおいて常にコンデンサC12に充電電流を流し、受信信号RXinに応じてコンデンサC12を定電流で放電する方式であるが、放電電流を流すトランジスタT18のベース・コレクタ間容量CbcによるトランジスタT18のコレクタ電位の変動を予め補償するオフセット電圧生成回路を設けたので、受信信号RXinのレベル変化タイミングに殆どずれを生じさせることなくノイズを除去した受信信号RXoutを得ることができる。これにより、従来構成に対し通信速度を高めることができる。また、この補償方法を用いたことにより、コンデンサC12の容量ひいてはトランシーバIC11のチップ面積を低減できる。

#### 【0049】

なお、本発明は上記し且つ図面に示す実施形態に限定されるものではなく、例えば以下のように変形または拡張が可能である。

上記実施形態においてフィルタ回路31に用いられているトランジスタの殆どはバイポーラトランジスタであるが、FETにより構成しても良い。

通信プロトコルは、LINに限らずCANやその他のプロトコルであっても良い。また、車両用ネットワーク以外のネットワークにおける非同期式シリアル通信にも適用できる。さらに、フィルタ回路31は、非同期式シリアル通信の受信装置に限らず、一般に2値レベルを持つ入力信号に対するフィルタ回路として使用できる。

#### 【0050】

非同期式シリアル通信以外の用途においては、一般に、フィルタ用コンデンサ C 1 2 と直列に接続された第 2 の定電流回路（トランジスタ T 1 4）は、第 2 のトランジスタ T 1 8 に流れる定電流  $I 1'$  の  $1/N$  ( $N > 1$ ) の定電流 I 2 を出力するように構成することができる。これにより、入力信号の立ち上がりと出力信号の立ち上がりとの時間差および入力信号の立ち下がりと出力信号の立ち下がりとの時間差を互いに等しくする場合のみならず、それぞれを相異なる所望する値に設定することもできるようになる。

【図面の簡単な説明】

【図 1】 本発明の一実施形態を示すフィルタ回路の電氣的構成図

【図 2】 レシーバ回路の概略的なブロック構成図

【図 3】 トランシーバ I C のブロック構成図

【図 4】 フィルタ回路の動作波形図

【図 5】 従来技術を示すフィルタ回路の概略的な電氣的構成図

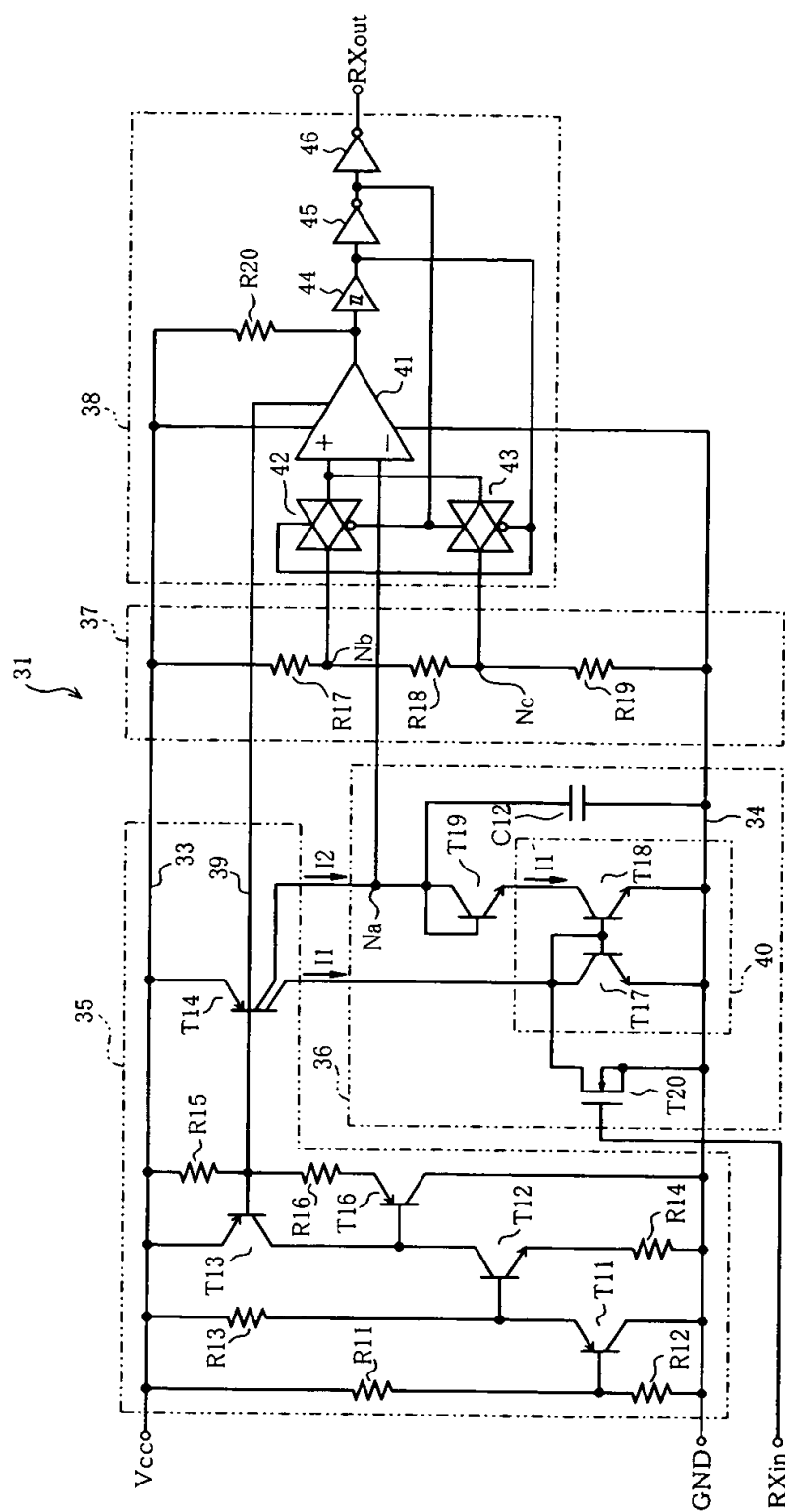
【図 6】 図 4 相当図

【符号の説明】

2 5 はレシーバ回路（受信装置）、3 0 はコンパレータ（波形整形回路）、3 1 はフィルタ回路、3 5 は定電流回路（第 1、第 2 の定電流回路）、4 0 はカレントミラー回路、T 1 7 はトランジスタ（第 1 のトランジスタ）、T 1 8 はトランジスタ（第 2 のトランジスタ）、T 1 9 はトランジスタ（オフセット電圧生成回路）、C 1 2 はコンデンサ（フィルタ用コンデンサ）である。

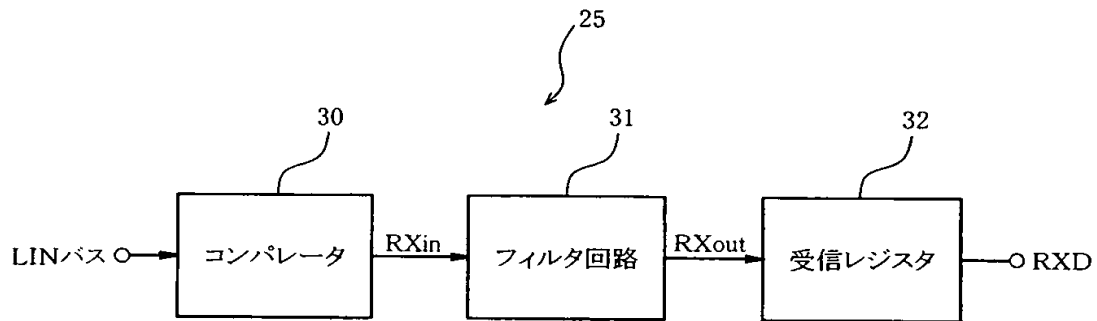
【書類名】 図面

【図 1】



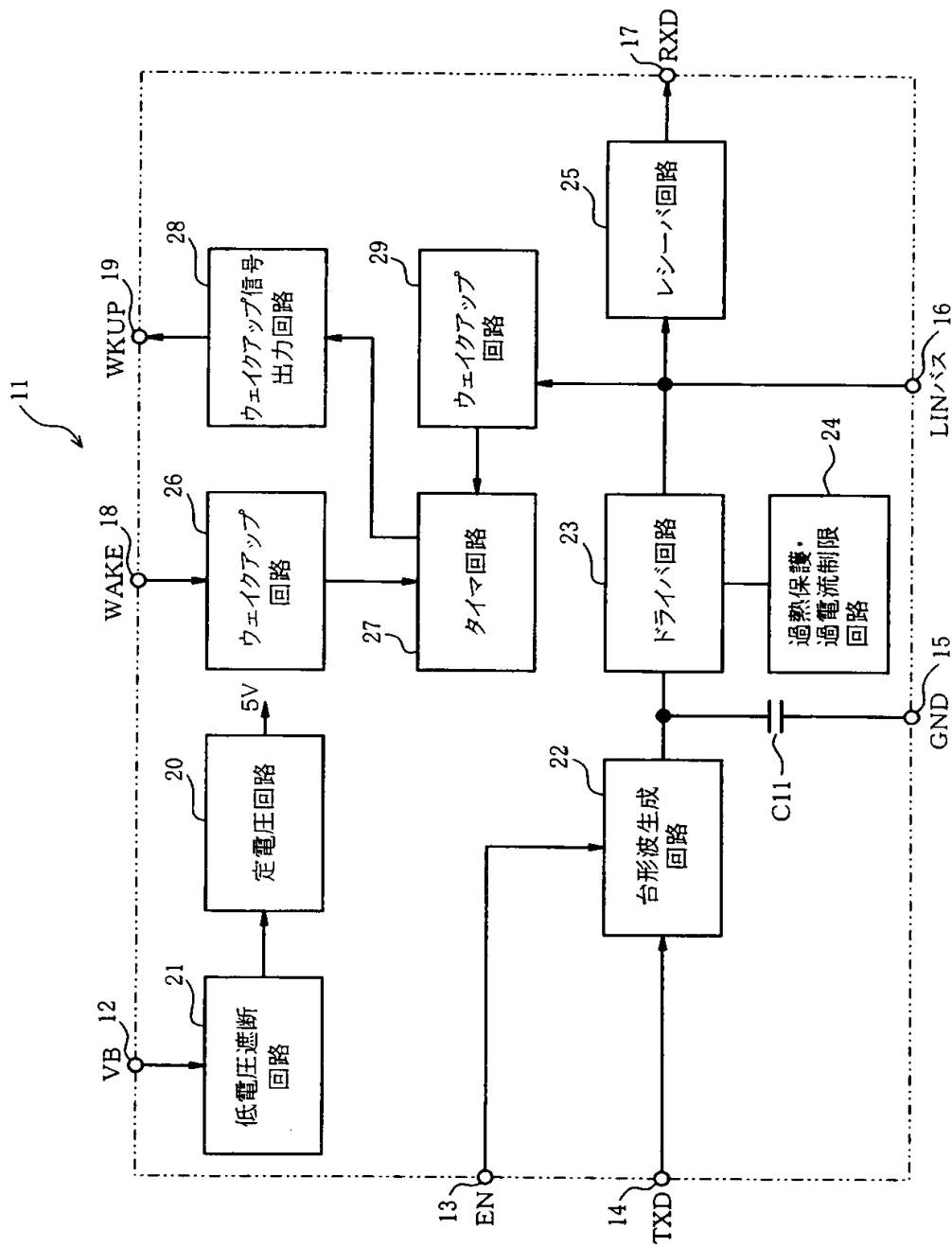
31: フィルタ回路  
35: 第1、第2の定電流回路  
40: カレントミラー回路  
T17: 第1のトランジスタ  
T18: 第2のトランジスタ  
T19: オフセット電圧生成回路  
C12: フィルタ用コンデンサ

【図 2】

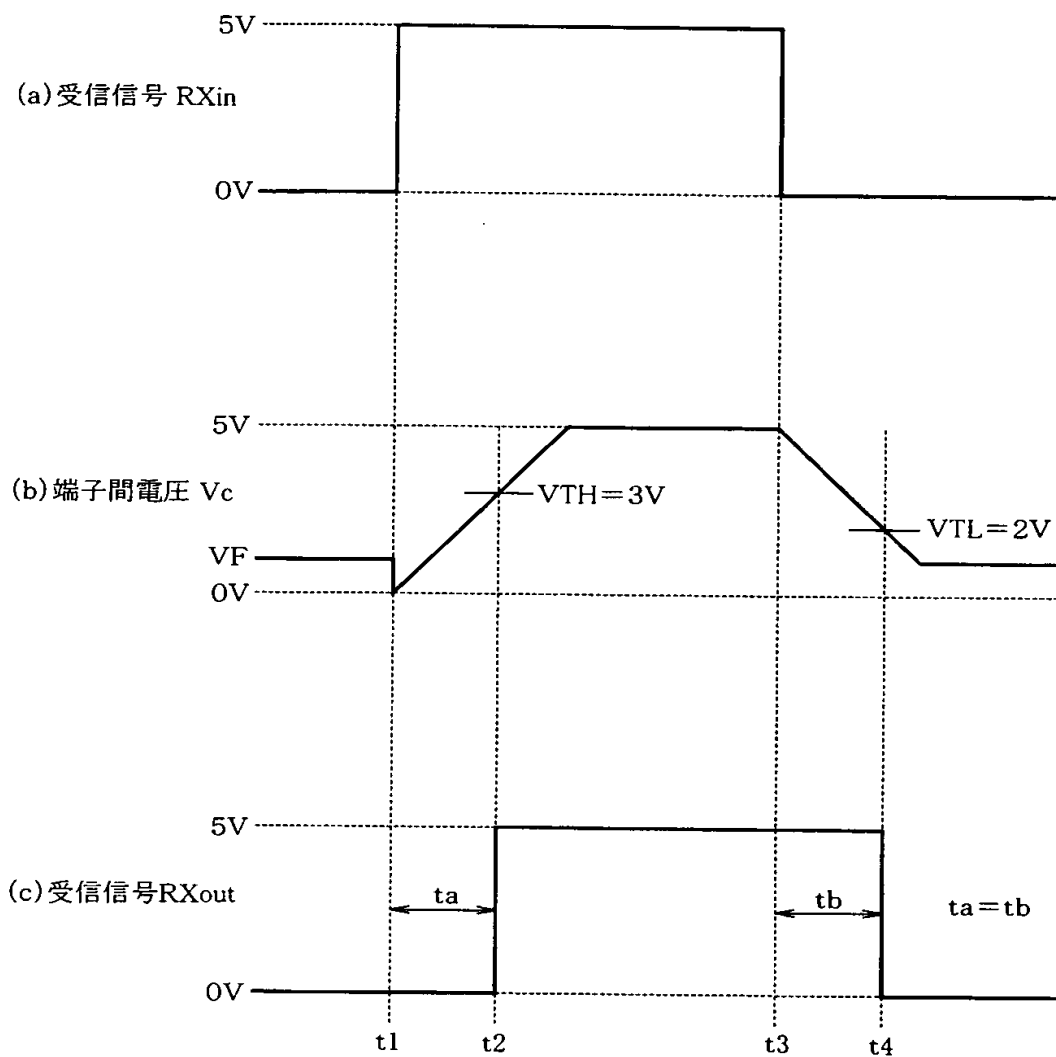


25: 受信装置  
30: 波形整形回路

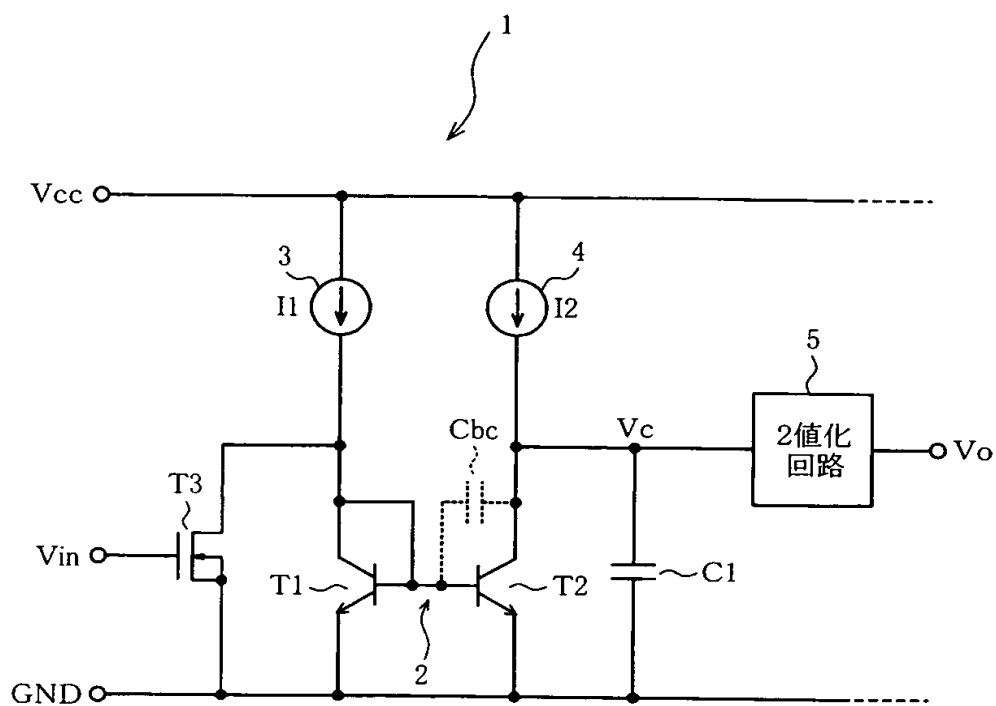
【図 3】



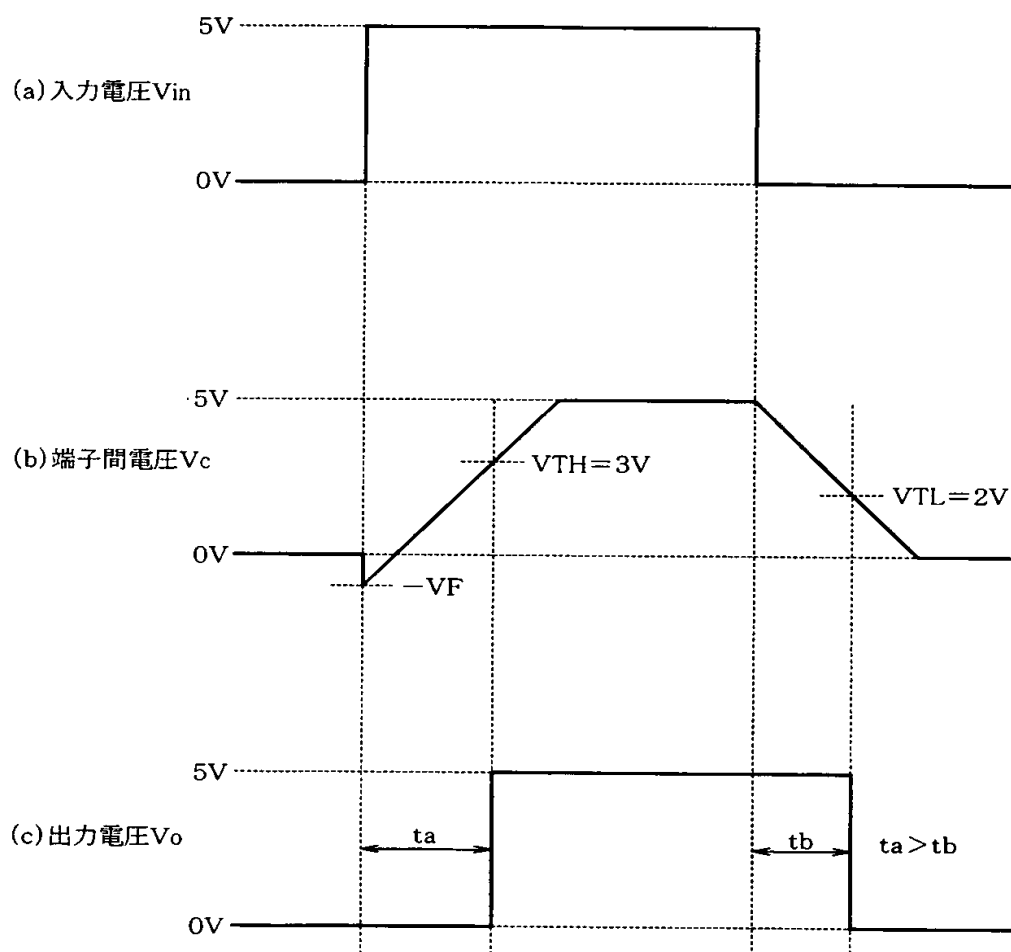
【図 4】



【図 5】



【図 6】





【書類名】 要約書

【要約】

【課題】 入出力信号間の立ち上がり、立ち下りの時間ずれをそれぞれ精度良く確定でき、その状態でノイズを除去できる。

【解決手段】 受信信号  $RX_{in}$  が H から L になると、トランジスタ  $T_{18}$  と  $T_{14}$  のコレクタ電流の差分の電流によりコンデンサ  $C_{12}$  が放電され、その端子間電圧  $V_c$  はトランジスタ  $T_{19}$  の  $BE$  間電圧  $V_F$  にまで低下する。受信信号  $RX_{in}$  が L から H になると、トランジスタ  $T_{17}$ 、 $T_{18}$  のベース電位が  $V_F$  から 0 V になり、トランジスタ  $T_{18}$  の容量  $C_{bc}$  の存在により電圧  $V_c$  も  $V_F$  から 0 V に低下する。その後、トランジスタ  $T_{14}$  のコレクタ電流によりコンデンサ  $C_{12}$  が充電される。コンデンサ  $C_{12}$  の充放電電流の絶対値は等しく、受信信号  $RX_{out}$  が反転するのに要するコンデンサ  $C_{12}$  の電圧変化幅も等しいため、立ち上がり時と立ち下がり時とでフィルタ時間は等しくなる。

【選択図】 図 1

特願 2 0 0 3 - 0 1 3 4 9 1

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 4 2 6 0 ]

1. 変更年月日

1 9 9 6 年 1 0 月 8 日

[変更理由]

名称変更

住 所

愛知県刈谷市昭和町 1 丁目 1 番地

氏 名

株式会社デンソー